

## ⑫ 公開特許公報(A) 平4-184543

⑬ Int. Cl.<sup>5</sup>  
G 06 F 11/22識別記号 庁内整理番号  
370 A 9072-5B

⑭ 公開 平成4年(1992)7月1日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 擬似入出力装置

⑯ 特 願 平2-314603

⑰ 出 願 平2(1990)11月20日

⑱ 発 明 者 村 瀬 幹 卓 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲ 発 明 者 駒 井 里 美 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑳ 発 明 者 近 藤 弘 一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

㉑ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉒ 代 理 人 弁理士 井 桁 貞一

## 明 細 書

## 1 発明の名称

擬似入出力装置

## 2 特許請求の範囲

情報処理装置(1) に対して、入出力装置の擬似動作を行い、擬似動作に基づく信号の送受を行う擬似入出力装置(2) であって、

情報処理装置(1) から入出力装置への複数の線路(12)を接続するインターフェース回路(4) と、情報処理装置(1) から命令を出した線路の番号を格納する線路番号回路(7) と、入出力装置に対する指令の装置番号を指定する部分を格納する装置番号回路(8) と、該線路番号回路(7) の出力と該装置番号回路(8) の出力を入力とするアドレス指定レジスタ(9) と、該アドレス指定レジスタ(9) により指定された番地に、複数の入出力装置の動作状態を保持する装置状態記憶装置(10) と、装置状態に対応して応答信号を出す応答回路(13) と、を持つことにより、

上記情報処理装置(1) に対して、複数の上記入出力装置の擬似動作を行うことを特徴とする擬似入出力装置。

## 3 発明の詳細な説明

## 〔 概 要 〕

情報処理装置に対して、入出力装置の擬似動作を行う擬似入出力装置に関し、

擬似的に入出力装置の代用として検査試験に利用する装置を提供することを目的とし、

情報処理装置に対して、入出力装置の擬似動作を行い、擬似動作に基づく信号の送受を行う擬似入出力装置であって、情報処理装置からの線路を接続するインターフェース回路と、情報処理装置から命令を出した線路の番号を格納する線路番号回路と、入出力装置に対する指令の装置番号を指定する部分を格納する装置番号回路と、該線路番号回路の出力と該装置番号回路の出力を入力とするアドレス指定レジスタと、該アドレス指定レジスタにより指定された番地に、複数の入出力装置

の動作状態を保持する装置状態記憶装置と、装置状態に対応して応答信号を出す応答回路と、を持つことにより、上記情報処理装置に対して、複数の上記入出力装置の擬似動作を行うように構成する。

#### 〔産業上の利用分野〕

本発明は、情報処理装置等の試験をする際情報処理装置に接続し、複数の入出力装置の擬似動作を行う擬似入出力装置に関する。

#### 〔従来の技術〕

従来より情報処理装置の検査試験は実際の入出力装置を接続して行われてきた。入出力装置の動作は機械的動作が含まれており中央処理装置と比較して低速であり、又中央処理装置は高速で電子的に動作しており、複数の入出力装置の動作を制御しているので、その動作タイミングの組み合わせを人為的に作成しにくいので従来より実際の入出力装置を接続して検査試験が行われてきた。こ

は実際に利用されない部分を多く含んでおり、価格も高価であり、占有空間も大きいという問題があった。

本発明はこのような点にかんがみて、小型で安価な擬似的に入出力装置の代用として検査試験に利用する装置を提供することを目的とする。

#### 〔課題を解決するための手段〕

上記の課題は下記の如くに構成された擬似入出力装置によって解決される。

第1図は、本発明の原理図である。

情報処理装置1に対して、入出力装置の擬似動作を行い、擬似動作に基づく信号の送受を行う擬似入出力装置2であって、情報処理装置1からの線路12を接続するインターフェース回路4と、情報処理装置1から命令を出した線路の番号を格納する線路番号回路7と、入出力装置に対する指令の装置番号を指定する部分を格納する装置番号回路8と、該線路番号回路7の出力と該装置番号回路8の出力を入力とするアドレス指定レジスタ9

のような実際の入出力装置を複数台接続して動作させる検査試験方法はプログラムの検査試験の場合も同様であった。

しかし、実際の入出力装置を複数台接続するとその場所も必要であり、費用もかかるため、入出力装置のインターフェースを擬似的に発生する擬似的な入出力装置を作成し、試験検査に利用していた。

第4図は従来の擬似的な入出力装置の構成を示す。実際の入出力装置L、M、Nを複数台同一の筐体内に実装して占有空間を縮小し、電源、筐体を同一とすることで価格の低下を図っていた。

しかし、実際の装置の電子回路をほとんど流用しているため、価格、占有体積もあまり、減少せず、問題となっていた。

#### 〔発明が解決しようとする課題〕

しかし、本来擬似入出力装置に期待されるのは擬似的にインターフェース信号を発生させるという機能だけであり、上記のような擬似入出力装置

と、該アドレス指定レジスタ9により指定された番地に、複数の入出力装置の動作状態を保持する装置状態記憶装置10と、装置状態に対応して応答信号を出す応答回路13と、を持つことにより、上記情報処理装置1に対して、複数の上記入出力装置の擬似動作を行うように構成する。

#### 〔作用〕

擬似入出力装置2のインターフェース回路4内の命令を出した線路の番号を格納する線路番号回路7と、入出力装置に対する指令の装置番号を指定する部分を格納する装置番号回路8とを入力とするアドレス指定レジスタ9により指定された番地に、複数の入出力装置の動作状態を保持する装置状態記憶装置10から装置状態を読み出し、装置状態に対応する応答信号を応答回路13から出すことによって、複数の入出力装置の擬似動作を行う。

#### 〔実施例〕

第2図は本発明の実施例として複数台の表示装

置の擬似動作を行う擬似入出力装置の構成を示す。

第3図に擬似動作の対象となる表示装置の状態遷移図を示す。表示装置は電源断状態(状態P)から電源投入により命令待ち状態(状態A)に移る。状態Aで表示命令とデータの大きさを受け取ると、その命令を実行するためデータを格納する領域を確保する動作を行う(状態B)。実行を終了するとデータ待ち状態(状態C)に移る。そしてデータを受け取ると表示動作状態(状態D)に移り、表示動作が終了すると、最初の命令待ち状態(状態A)に戻る。

従来は擬似入出力装置が複数の入出力装置の擬似動作を行うと、ソフトウェアだけで実施すれば、処理能力の低いプロセッサでは1台の表示装置の擬似動作すら出来なかった。

しかし、本発明ではプロセッサの能力が低くとも、装置状態記憶装置10とアドレス指定レジスタ9で表現できる台数の表示装置の擬似動作を実行できる。図において、1は複数台の表示装置を接続する情報処理装置、2は複数台の表示装置の擬

る表示装置全ての擬似動作を行う。

先ず情報処理装置1は任意の線路に接続されている表示装置Qに対して、表示命令とデータの大きさを通知する。擬似入出力装置2は命令の送信された線路の番号と装置の番号をそれぞれ線路番号回路7と装置番号回路8に格納し、装置状態記憶装置10のアドレス指定レジスタ9の指定する番地から、その装置の状態を読み出す。読み出された装置状態に対応して、CPU5は表示装置の状態が遷移図のA状態であれば、表示装置の状態をBにして、そのときの時刻をタイマから読み出し、装置状態記憶装置10にタイマから読み取った時刻と新しい状態Bを記録し、応答回路13は命令受信信号を発行して、I/F部4aに通知し、I/F部4aは情報処理装置1にこの旨応答する。

情報処理装置1は各表示装置をポーリングして回り、擬似入出力装置2はポーリングされるたびに、各表示装置の状態をタイマ11の時刻と前回の装置の状態を比較して更新する。表示装置Qが次にポーリングされたときは、擬似入出力装置2は

擬似動作を行う擬似入出力装置、3は擬似情報処理装置2を制御するマイクロプロセッサによるCPU、4aは情報処理装置1からの線路を接続して、擬似的に信号を送受するインターフェース回路(以下I/F部と略する)、5は情報処理装置1の命令の格納レジスタ、6はI/F部4aで受信した命令、7はI/F部4a内にあり、命令信号を受信した線路番号を格納する線路番号回路、8はI/F部4a内にあり、命令信号内の装置番号を格納する装置番号回路、9は線路番号回路7と装置番号回路8を入力とする装置状態記憶装置のアドレス指定レジスタ、10は擬似動作を行う対象となる装置の時刻と状態を記憶する装置状態記憶装置、11は時刻を計数するタイマ、13は装置状態記憶装置11から読み出された装置状態に対応して応答信号を出す応答回路である。

図において、情報処理装置1は複数の線路を持ち、各線路に複数の表示装置を接続する。擬似入出力装置2は情報処理装置1の複数の線路を全てI/F部4aに接続し、情報処理装置1に接続され

命令に対する準備動作を終了する一定時間を経過したならば、情報処理装置1に対して終了通知を出し、データ待ち状態Cに状態を変更し、そのときの時刻と共に装置状態記憶装置10に記録する。情報処理装置1は表示装置Qに命令をだすと、次の表示装置Rに同様に命令を出す。このとき擬似入出力装置2は表示装置Qのときと同様表示装置Rの擬似動作を行い、順次すべての表示装置の擬似動作を行う。

表示装置は状態Cのときにデータが送られると、状態Dになり、データの大きさに比例した表示時間を取り、表示が終了したら、その次のポーリングされた時に終了通知を出し、状態Aに戻る。

このように、多数台の表示装置の擬似動作のためには、表示装置の識別と状態認識の高速化が必要であり、本発明はI/F部4aにそれぞれ線路番号回路7と装置番号回路8を設け、該回路の出力を装置状態記憶装置10のアドレス指定に使用することによって高速の状態認識を実現している。

本発明はマイクロプロセッサに僅かの回路を付

加することによって、多数台の表示装置の擬似動作を実現し、試験、性能評価のために有効である。

(発明の効果)

以上の説明から明らかなように本発明によれば、擬似的に表示装置の代用として検査試験に利用する装置を提供するという著しい工業的効果がある。

4 図面の簡単な説明

第1図は本発明の原理図、

第2図は本発明の擬似入出力装置の実施例の構成図、

第3図は表示装置の状態遷移図、

第4図は従来の擬似入出力装置の構成図、である。

図において、

- 1 は情報処理装置、
- 2 は擬似入出力装置、
- 3 はCPU、

4 はインターフェース部、

4 a はI/F部、

5 は命令、

6 はI/Fで受信した命令、

7 は線路番号回路、

8 は装置番号回路、

9 はアドレス指定レジスタ、

10 は装置状態記憶装置、

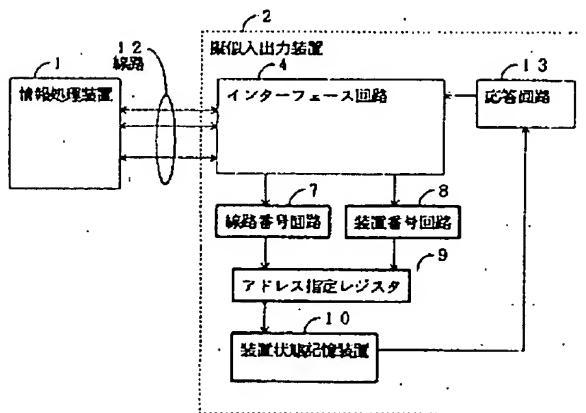
11 はタイマ、

12 は線路、

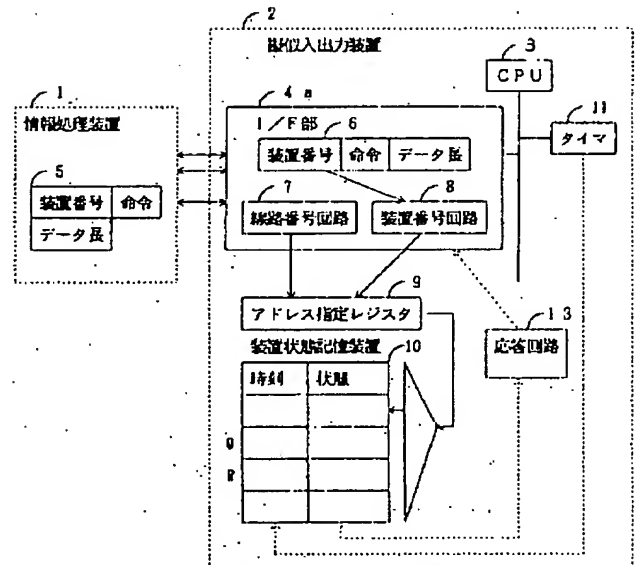
13 は応答回路、

を示す。

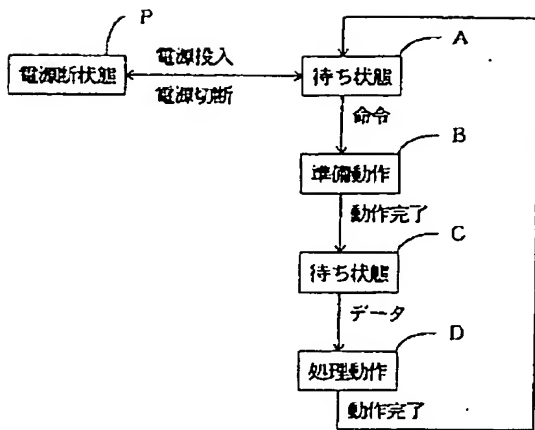
代理人 弁理士 井桁 貞一



本発明の原理図  
第1図

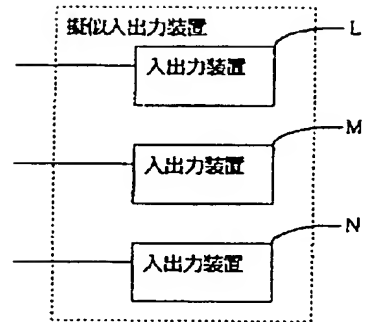


本発明の擬似入出力装置の実施例の構成図  
第2図



表示装置の状態遷移図

第 3 図



従来の擬似入出力装置の構成図

第 4 図

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-184543

(43)Date of publication of application : 01.07.1992

(51)Int.Cl.

G06F 11/22

(21)Application number : 02-314603

(71)Applicant : FUJITSU LTD

(22)Date of filing : 20.11.1990

(72)Inventor : MURASE MIKITAKA

KOMAI SATOMI

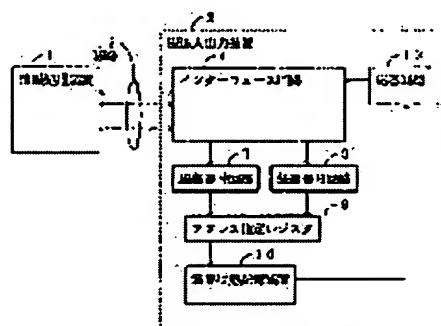
KONDO KOICHI

## (54) PSEUDO INPUT-OUTPUT DEVICE

## (57)Abstract:

PURPOSE: To reduce the space occupied by a pseudo input-output device and to reduce the cost of the device by providing a line number circuit and device number circuit and using the outputs of the circuits for designating the address of a device status storing device.

CONSTITUTION: An information processor 1 is provided with plural lines and the lines are respectively connected to plural display devices. A pseudo input-output device 2 connects all of the plural lines of the processor 1 to an interface circuit 4. The processor 1 informs the display device connected to an arbitrary line of a displaying instruction and the size of the data to be displayed and the device 2 performs the pseudo operation of an input-output device by respectively storing the number of the line through which the instruction is transmitted and the number of the device to which the instruction is transmitted in a line number circuit 7 and device number circuit 8, reading out the status of the device from the address designated by the address designating register 9 of a device status storing device 10, and outputting a response signal corresponding to the device status read out from a response circuit 13. Therefore, an inexpensive small-sized pseudo input-output device can be obtained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**BEST AVAILABLE COPY**